

TSAI et al
January 13, 2004
703-205-8002
0441-08959
1041

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 07 月 17 日
Application Date

申請案號：092119501
Application No.

申請人：旺宏電子股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2003 年 11 月 5 日
Issue Date

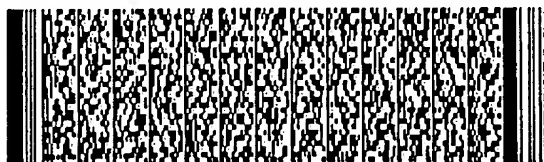
發文字號：09221113430
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	晶片封裝結構
	英 文	
二、 發明人 (共2人)	姓 名 (中文)	1. 蔡振榮 2. 林志文
	姓 名 (英文)	1. Chen-Jung TSAI 2. Chih-Wen LIN
	國 籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW
	住居所 (中 文)	1. 新竹縣竹東鎮光明路126巷18號4樓 2. 新竹市光復路一段491號14樓
	住居所 (英 文)	1. 2.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 旺宏電子股份有限公司
	名稱或 姓 名 (英文)	1.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 新竹科學工業園區新竹市力行路16號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1.
	代表人 (中文)	1. 胡定華
	代表人 (英文)	1.



0389_7335TWE(N1);P000464;FELICIA_ptd

四、中文發明摘要 (發明名稱：晶片封裝結構)

本發明係揭露一種晶片封裝結構，其採用一導線架晶片支撐座黏著於一晶片之作用面，其中晶片支撐座的面積小於晶片作用面面積，並且以複數導線電性連接晶片之作用面周邊的複數鐳墊與導線架的複數引腳。然後，最外層以一封裝膠體包覆，使晶片的非作用表面或上述晶片支撐座的非黏著表面裸露於上述封裝膠體之外。

伍、(一)、本案代表圖為：第6B圖

(二)、本案代表圖之元件代表符號簡單說明：

101～晶片；

101a～晶片之作用面；

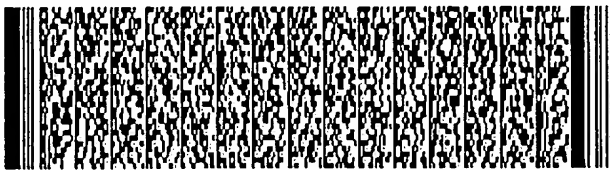
101b～晶片之非作用表面；

102～晶片支撐座；

102a～晶片支撐座之黏著面；

102b～晶片支撐座之非黏著面；

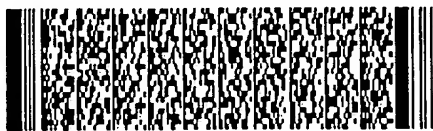
六、英文發明摘要 (發明名稱：)



四、中文發明摘要 (發明名稱：晶片封裝結構)

103 ~ 鐳墊；
104 ~ 引腳；
104a ~ 內引腳部分；
104b ~ 外引腳部分；
104c ~ 引腳之導線連接面；
104d ~ 引腳之非導線連接面；
105 ~ 導線；
106 ~ 封裝膠體。

六、英文發明摘要 (發明名稱：)



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得,不須寄存。



五、發明說明 (1)

【發明所屬之技術領域】

本發明係有關於一種晶片封裝結構，且特別是有關於一種薄型晶片封裝結構。

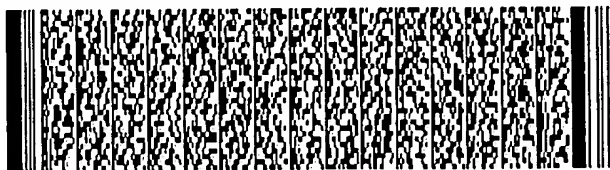
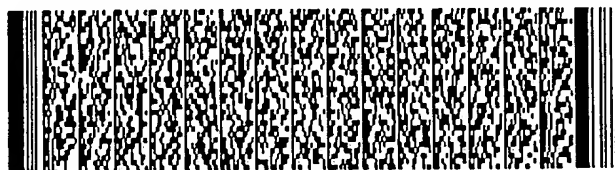
【先前技術】

隨著半導體科技的進步，電子產品朝向輕、薄、短、小並且多功能性的發展趨勢，半導體晶片的執行速度以及其設計複雜度日益提高。因此，半導體之封裝(packaging)也不斷創新，以期提升封裝效率與縮小封裝體的體積。

為求明瞭起見，請參閱第1圖，係顯示傳統上晶片封裝之結構剖面圖。一晶片1以其非作用表面黏著於一晶片支撐座2上，並且上述晶片1的作用表面上具有複數鐳墊(bond pad)3。複數引腳4配置於上述晶片1的相對應兩側，並且利用複數導線5電性連接上述晶片1之作用面上的複數鐳墊3與上述複數引腳4。接著，再以一封裝膠體6包覆上述晶片1、上述晶片支撐座2、上述複數鐳墊3、上述複數引腳4以及上述複數導線5，以做為最外層的保護。如此，便完成晶片封裝結構。

然而，根據上述之傳統晶片封裝結構，整個封裝體具有相當的厚度，包括了：晶片的厚度、晶片支撐座的厚度、導線的弧高以及最外層封裝膠體的厚度。如此結構，實難克服朝向薄、小邁進之瓶頸。

有鑑於此，為了解決上述問題，本發明主要目的在於提供一種晶片薄型封裝結構。



五、發明說明 (2)

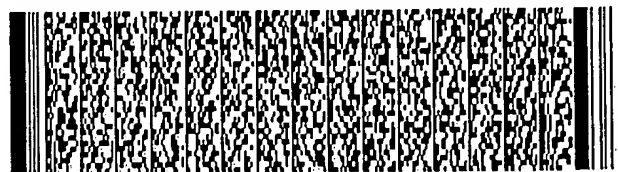
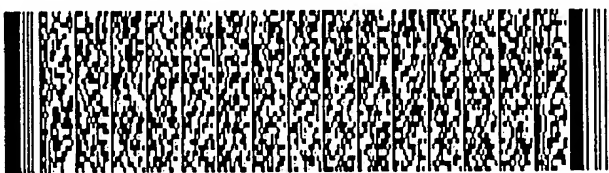
【發明內容】

為獲致上述之目的，本發明架構經由導線架支撐架 (tie bar) 與晶片支撐座 (pad) 之設計，將晶片主動面以液態或固態非導電膠黏著於該導線架之晶片支撐座之第一接著面 (晶片之主動面上複數個鐳墊與導線架之支撐架及晶片支撐座互不干擾)，同時在封膠 (encapsulation) 保護上可依不同構裝型態採用模具封膠 (molding)，點膠，或印刷封膠，並可使晶片背面或 (和) 導線架之晶片支撐座裸露，以增加其散熱性並達到最小構裝厚度之要求 (如附圖)，另由不同導線架引腳設計可依不同構裝型態變化，以利後續構裝體之堆疊。

本發明提出一種晶片薄型封裝結構，此封裝的結構主要係包括：一晶片，具有一作用面與相對之一非作用表面，其中上述作用面具有一中央部分與一周邊部分，並且上述周邊部分具有複數鐳墊；一導線架，上述導線架包含複數引腳、複數支撐架與一晶片支撐座，上述支撐架連結該晶片支撐座且避開上述周邊部份之上述鐳墊並且黏著於上述作用面；以及複數導線，用以電性連接上述鐳墊與上述引腳。

根據本發明之晶片薄型封裝結構更包括：一封裝膠體，用以包覆上述晶片、上述鐳墊、上述晶片支撐座、上述引腳、以及上述導線。

其中上述封裝膠體尚可为其他型態。其中一種型態係為包覆上述鐳墊、上述引腳、上述導線、上述晶片支撐座



五、發明說明 (3)

以及上述晶片的作用面，使得上述晶片的非作用表面裸露於上述封裝膠體之外。

另一種上述封裝膠體的型態係為包覆上述鐳墊、上述引腳、上述導線、上述晶片的作用面以及上述晶片支撐座的黏著表面，使上述晶片的非作用表面與上述晶片支撐座的非黏著表面裸露於上述封裝膠體之外。

如前所述，上述引腳更包括：一內引腳部分，係包覆於上述封裝膠體內，以及一外引腳部分，由上述內引腳向外延伸於上述封裝膠體外部。

此外，如前所述，其中上述晶片支撐座與上述晶片的作用面係利用固態或液態非導電膠黏著。並且，上述導線的弧高可控制小於上述晶片支撐座的厚度，而其材質係為金屬導線。

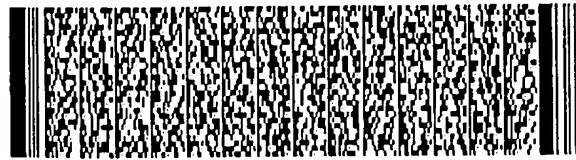
為使本發明之上述目的、特徵和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

【實施方式】

請參照第2圖，係顯示根據本發明之封裝結構剖面圖。

該實施例中，一晶片101，具有一作用面101a與一相對之非作用表面101b，其中上述作用面101a具有一中央部分與一周邊部分。並且，上述周邊部分具有複數鐳墊103。

另外，一晶片支撐座102，係利用例如為固態或液態



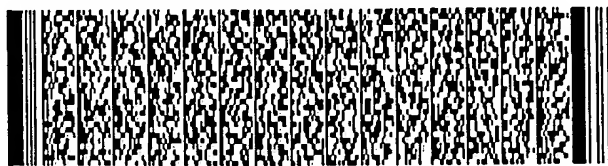
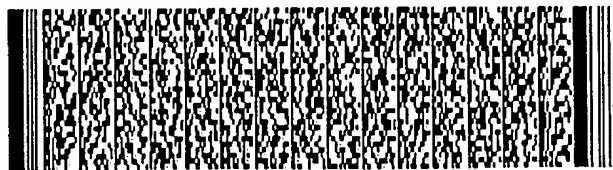
五、發明說明 (4)

之非導電膠黏著於上述晶片101之作用面101a的中央部分。其中上述晶片支撐座102面積小於上述晶片101的作用面101a面積，因此，配置於上述晶片101表面的上述晶片支撐座102並不會影響到上述晶片101之作用面101a周邊的上述複數鐳墊103。

又，複數引腳104，分別置於上述晶片101外側的相對應位置。最後，複數導線105，其材質係為金屬導線，例如為銅合金或鐵鎳合金，利用上述複數導線105使得上述複數鐳墊103與上述複數引腳104以電性相連接。其中，上述導線105的弧高小於上述晶片支撐座102的厚度，以避免增加整個封裝構件的厚度。

第3圖係顯示根據第2圖結構之俯視圖，由圖可見，根據本發明之晶片薄型封裝結構至少包括：晶片101、導線架、晶片支撐座102、鐳墊103以及導線105。晶片101具有作用面與相對之一非作用表面，其中上述作用面具有一中央部分與一周邊部分。導線架包含複數引腳104、複數支撐架109與晶片支撐座102，支撐架109連結該晶片支撐座102且避開周邊部份之鐳墊103並且黏著於作用面。複數導線105，用以電性連接鐳墊103與引腳104。

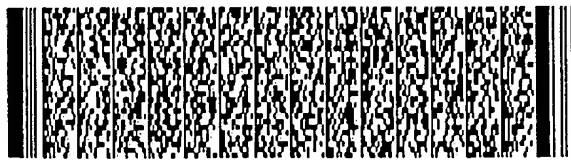
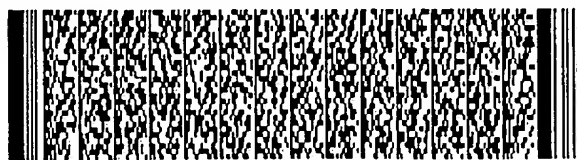
請參照第4圖，如前所述之晶片封裝結構，更包括：一封裝膠體106，用以包覆上述晶片101之作用面101a、上述鐳墊103、上述晶片支撐座102、上述引腳104、以及上述導線105，將整個封裝構件覆蓋，以防止水氣滲漏或機械刮傷，即完成晶片封裝。



五、發明說明 (5)

接著，請參照第5A圖與第5B圖，如前所述之封裝膠體106更可以為其他型態。其中一種型態，如第5A圖所示，係為一封裝膠體106包覆上述鐳墊103、上述晶片支撐座102、上述引腳104、上述導線105以及上述晶片101的作用面101a。如此一來，使得上述晶片101的非作用面101b表面與引腳104的非導線連接面104d裸露於上述封裝膠體106之外，以增加散熱面積。並且，在此封裝結構中上述複數引腳104可為兩種型態，其一係只包括一內引腳部分104a，其包覆於上述封裝膠體106內，如第5A圖所示。其二係為除了一內引腳部分104a，尚包括一外引腳部分104b，係由上述內引腳104a向外延伸於上述封裝膠體106外部，用以做後續第二階層封裝(second level packaging)，如第5B圖所示。

請參照第6A圖與第6B圖，另一種封裝膠體的型態係為，一封裝膠體106包覆上述鐳墊103、上述引腳104、上述導線105、上述晶片101的作用面101a、導線連接面104c、以及上述晶片支撐座102的黏著表面102a。如此一來，上述晶片101的非作用表面101b與上述晶片支撐座102的非黏著表面102b以及引腳104的非導線連接面104d裸露於上述封裝膠體106之外。同樣地，此結構中上述複數引腳104可為兩種型態，其一係為只包括一內引腳部分104a，其包覆於上述封裝膠體106內，如第6A圖所示。其二係為除了一內引腳部分104a，尚包括一外引腳部分104b，係由上述內引腳104a向外延伸於上述封裝膠體106。



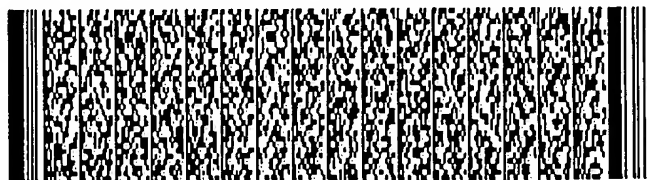
五、發明說明 (6)

外部，如第6B圖所示。

綜合上述，本發明具有下列優點：

1. 根據本發明，可使晶片背面或（和）晶片支撐座裸露，以增加晶片散熱性，達到提高晶片可靠度的效果。
2. 根據本發明結構設計，其導線弧高可控制小於晶片支撐座的厚度，如此一來，可以降低整個封裝體的整體厚度，達到薄型構裝之要求。

本發明雖以較佳實施例揭露如上，然其並非用以限定本發明的範圍，任何熟習此項技藝者，在不脫離本發明之精神和範圍內，當可做些許的更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1圖，係顯示習知之晶片封裝結構的剖面圖。

第2圖，根據本發明之晶片封裝結構之一實施例的剖面圖。

第3圖，係顯示根據第2圖之晶片封裝結構的俯視圖。

第4圖，係顯示根據本發明之晶片封裝結構之另一實施例的剖面圖。

第5A圖至第5B圖，係顯示根據本發明之晶片封裝結構之又一實施例的剖面圖。

第6A圖至第6B圖，係顯示根據本發明之晶片封裝結構之再一實施例的剖面圖。

【符號說明】

- 1、101～晶片；
- 101a～晶片之作用面；
- 101b～晶片之非作用表面；
- 2、102～晶片支撐座；
- 102a～晶片支撐座之黏著面；
- 102b～晶片支撐座之非黏著面；
- 3、103～鐳墊；
- 4、104～引腳；
- 104a～內引腳部分；
- 104b～外引腳部分；
- 104c～引腳之導線連接面；
- 104d～引腳之非導線連接面；
- 5、105～導線；



圖式簡單說明

6、106～封裝膠體；

109～支撐架。



六、申請專利範圍

1. 一種晶片封裝結構，包括：

一晶片，具有一作用面與相對之一非作用表面，其中上述作用面具有一中央部分與一周邊部分，並且上述周邊部分具有複數鐸墊；

一導線架，上述導線架包含複數引腳、複數支撐架與一晶片支撐座，上述支撐架連結該晶片支撐座且避開上述周邊部份之上述鐸墊並且黏著於上述作用面；以及

複數導線，用以電性連接上述鐸墊與上述引腳。

2. 如申請專利範圍第1項所述之晶片封裝結構，更包括：

一封裝膠體，用以包覆上述晶片、上述鐸墊、上述晶片支撐座、上述引腳、以及上述導線。

3. 如申請專利範圍第1項所述之晶片封裝結構，其中上述晶片支撐座與上述晶片的作用面係利用固態或液態之一非導電膠黏著。

4. 一種晶片封裝結構，包括：

一晶片，具有一作用面與相對之一非作用表面，其中上述作用面具有一中央部分與一周邊部分，並且上述周邊部分具有複數鐸墊；

一導線架，上述導線架包含複數引腳、複數支撐架與一晶片支撐座，上述支撐架連結上述晶片支撐座且避開上述周邊部份之上述鐸墊並且黏著於上述作用面，其中各上述引腳包含複數導線連接面與相對之複數非導線連接面；

複數導線，用以電性連接上述鐸墊與上述導線連接



六、申請專利範圍

面；以及

一封裝膠體，用以包覆上述作用面、上述晶片支撐座、上述支撐架、上述導線連接面以及上述導線，且使上述非作用表面以及上述非導線連接面裸露於上述封裝膠體之外。

5. 如申請專利範圍第4項所述之晶片封裝結構，其中各上述引腳更包括：

複數相對之內引腳部分，上述內引腳係部份包覆於上述封裝膠體內；以及

複數相對之外引腳部分，由上述內引腳向外延伸於上述封裝膠體外部。

6. 如申請專利範圍第4項所述之晶片封裝結構，其中上述晶片支撐座與上述作用面係利用固態或液態之一非導電膠黏著。

7. 一種晶片封裝結構，包括：

一晶片，具有一作用面與相對之一非作用表面，其中上述作用面具有一中央部分與一周邊部分，並且上述周邊部分具有複數鐳墊；

一導線架，上述導線架包含複數引腳、複數支撐架與一晶片支撐座，上述支撐架連結上述晶片支撐座且避開上述周邊部份之上述鐳墊並且黏著於上述作用面，上述晶片支撐座包括一黏著表面與一非黏著表面，以上述黏著表面與上述中央部份相黏，其中各上述引腳包含複數導線連接面與相對之複數非導線連接面；



六、申請專利範圍

複數導線，用以電性連接上述鉚墊與上述複數引腳導線連接面；以及

一封裝膠體，用以包覆上述作用面、上述晶片支撐座、上述支撐架、上述引腳導線連接面以及上述導線，且使上述非作用表面、上述非黏著表面以及上述非導線連接面裸露於上述封裝膠體之外。

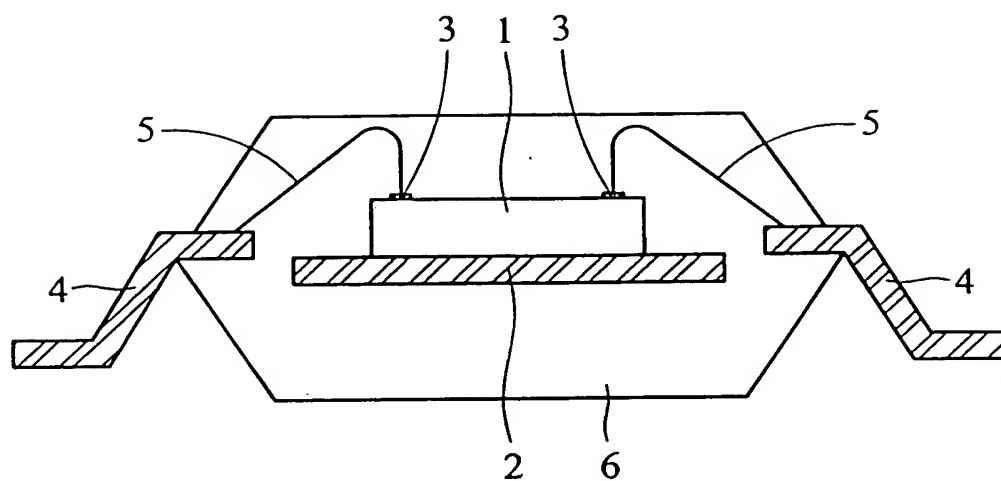
8. 如申請專利範圍第7項所述之晶片封裝結構，其中各上述引腳更包括：

複數相對之內引腳部分，係部份包覆於上述封裝膠體內；以及

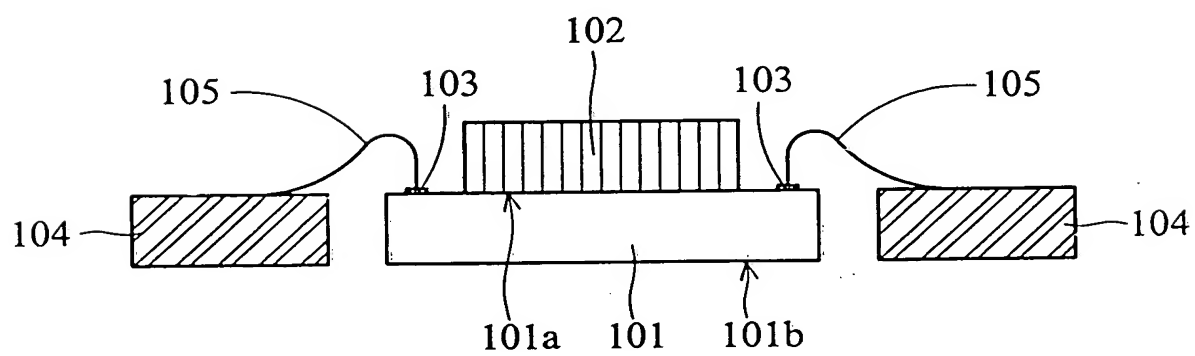
複數相對之外引腳部分，由上述內引腳向外延伸於上述封裝膠體外部。

9. 如申請專利範圍第7項所述之晶片封裝結構，其中上述晶片支撐座與上述作用面係利用固態或液態之一非導電膠黏著。

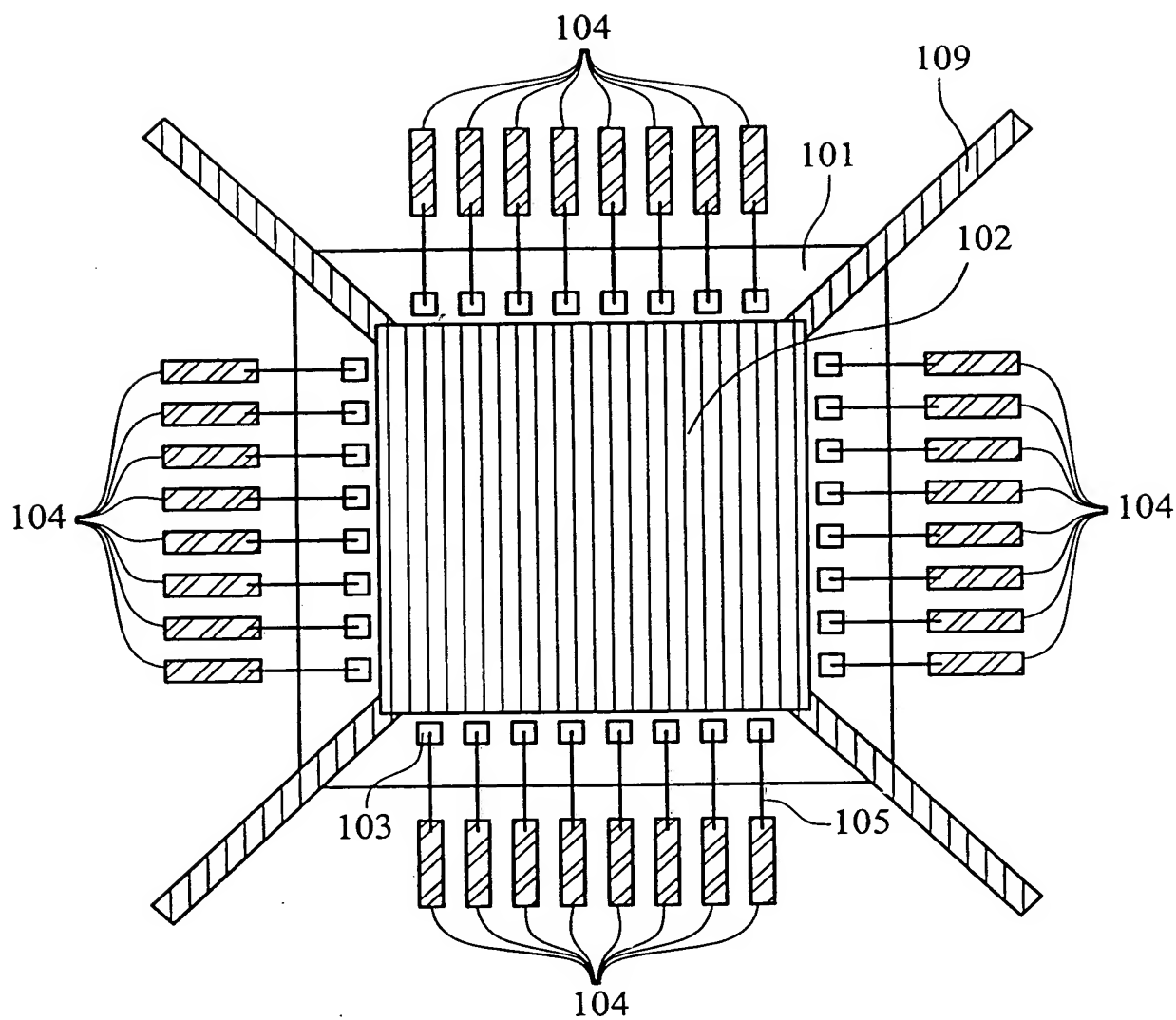




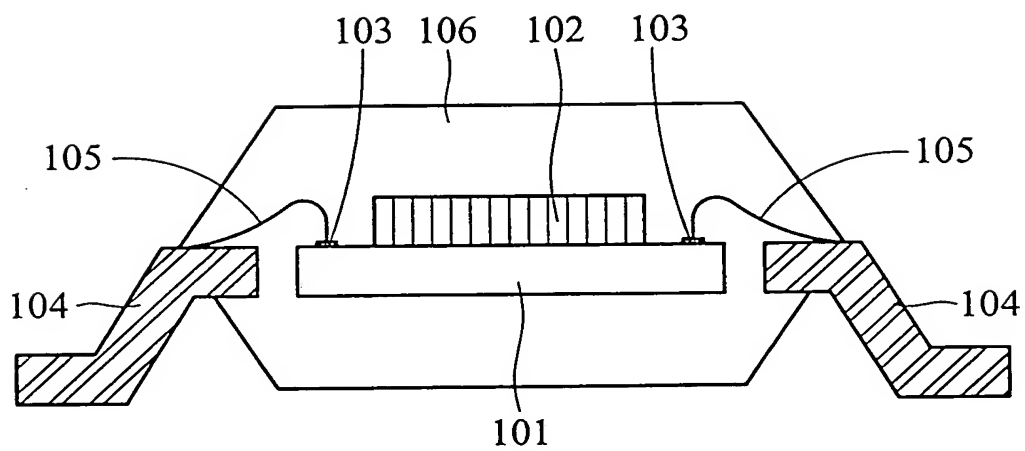
第 1 圖



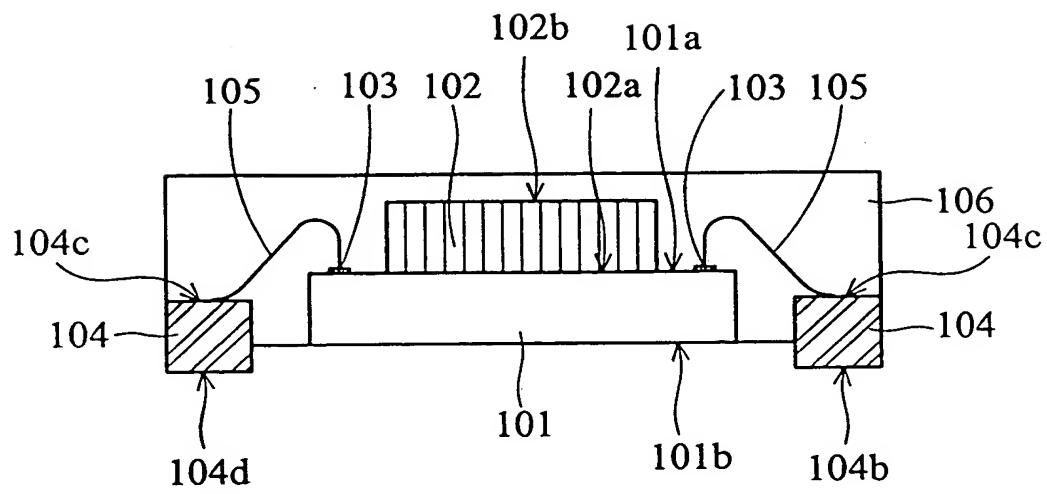
第 2 圖



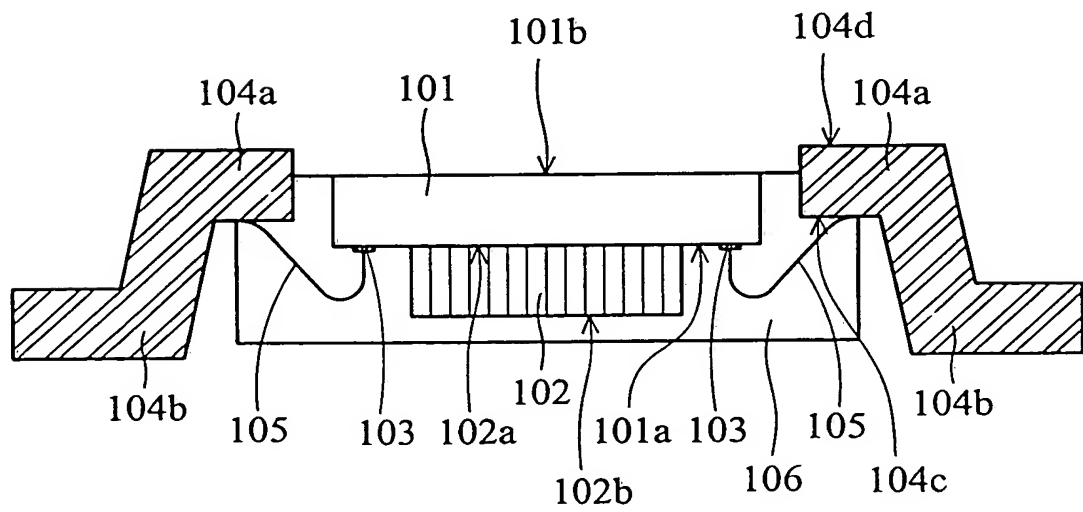
第 3 圖



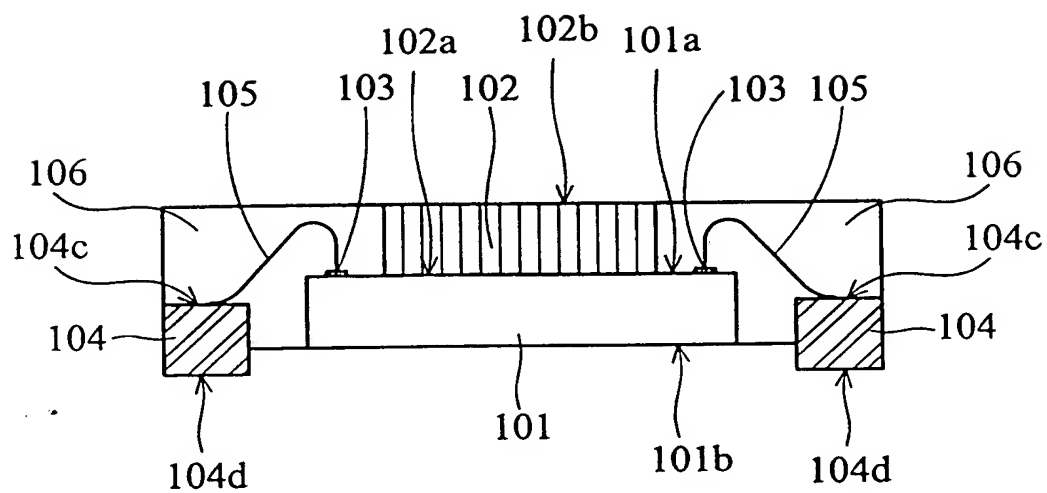
第 4 圖



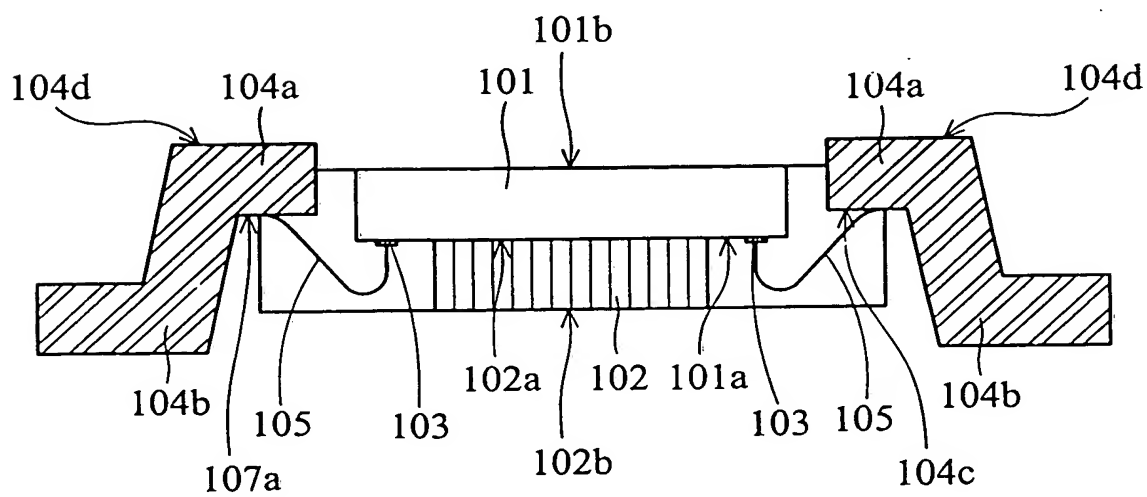
第5A圖



第5B圖

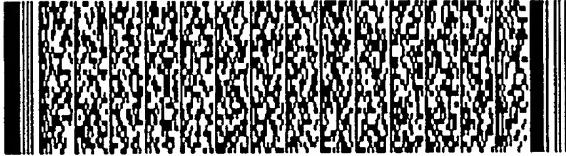


第 6A 圖

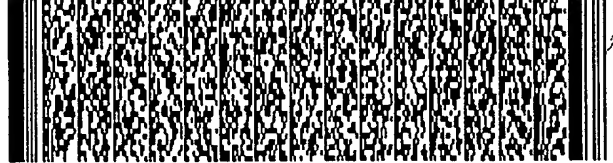


第 6B 圖

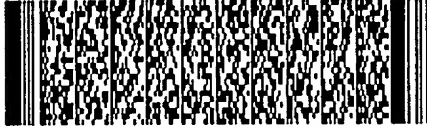
第 1/15 頁



第 2/15 頁



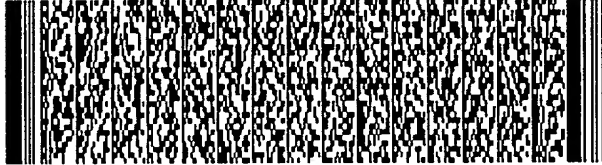
第 3/15 頁



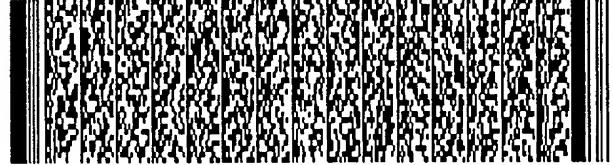
第 4/15 頁



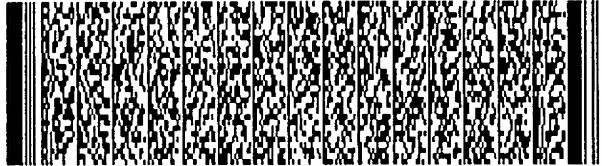
第 5/15 頁



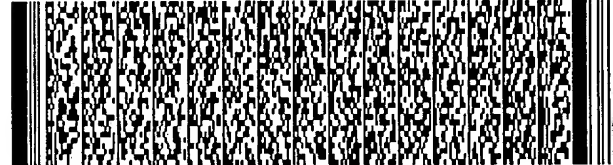
第 5/15 頁



第 6/15 頁



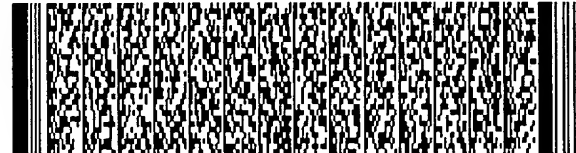
第 6/15 頁



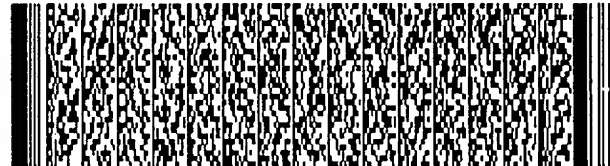
第 7/15 頁



第 7/15 頁



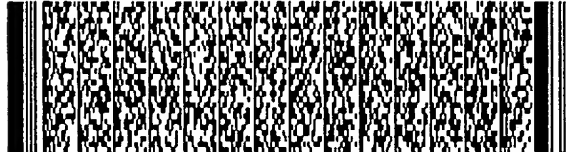
第 8/15 頁



第 8/15 頁



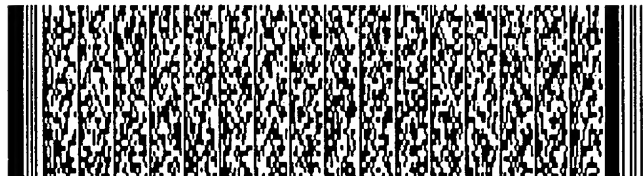
第 9/15 頁



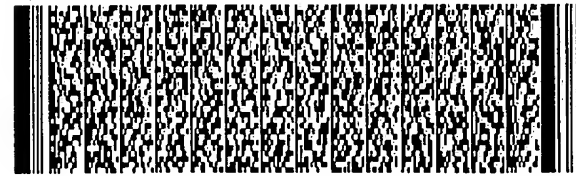
第 9/15 頁



第 10/15 頁



第 11/15 頁



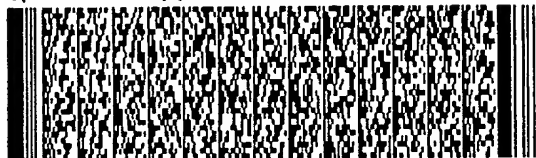
第 12/15 頁



第 13/15 頁



第 14/15 頁



第 14/15 頁



第 15/15 頁

